

DE LA TESTABILITE DES CIRCUITS INTEGRES DIGITAUX AU TEST INDUSTRIEL

Objectif - Compétences acquises :

A l'issue de la formation le stagiaire sera capable de : • Comprendre les concepts de modélisation et de simulation de fautes • Interpréter les données de test venant de l'ATPG TETRAMAX • Convertir ces données dans un format lisible par un testeur industriel • Utiliser les outils de debug pour un vecteur de test scan • Comparer les tests structurels et fonctionnels

Public concerné :

- Académique
- Industriel

Durée :

- 1 jours

Date/lieux :

- Nous consulter
- Non défini

Equipe pédagogique :

- Spécialiste du domaine

Approche pédagogique :

- Alternance de cours et de travaux pratiques

Renseignement pédagogique :

- PRADARELLI Béatrice
- Beatrice.pradarelli@cnfm.fr

Frais de participation individuels :

- Nous consulter

Renseignements et inscriptions :

- Inscription : Service de Formation Continue de l'Université de Montpellier
- Tél : +33(0) 6 82 92 28 27
- Fax : +33(0) 4 34 43 21 90
- Email : catherine.bellanger@umontpellier.fr
- Date limite d'inscription : 1 mois avant

Nombre de places limitées :

- Min/Max : 4 à 8 personnes

Prérequis :

- Formation « Bases du Test industriel de Circuits Intégrés Digitaux »

Programme :

- Présentation du circuit sous test
- Rappel des concepts fondamentaux de testabilité
- Etude des résultats de l'analyse de testabilité provenant de l'ATPG TETRAMAX
- Conversion des données de la DFT au format testeur
- Vérification du vecteur de test scan test pattern sur testeur
- Debug de test de scan
- Comparaison des approches fonctionnelle et scan

Validation :

Cette formation constitue une action d'adaptation et de développement des compétences. Elle donne lieu à la délivrance d'une attestation de participation. Une évaluation de fin de formation permet de mesurer la satisfaction des stagiaires, notamment concernant l'atteinte des objectifs pédagogiques.

