

CONCEPTION VLSI A PARTIR D'UNE DESCRIPTION VHDL

Objectif - Compétences acquises :

A l'issue de la formation le stagiaire sera capable de : Mettre en œuvre un circuit numérique de complexité moyenne décrit en VHDL sur une technologie CMOS donnée Comprendre les concepts de base montrant toute la chaîne de conception d'un circuit numéri

Public concerné :

- Tout public

Durée :

- 3 jours

Date/lieux :

- Nous consulter
- Non défini

Equipe pédagogique :

- Enseignants de l'Université de Nancy

Approche pédagogique :

- Alternance de cours et de travaux pratiques

Renseignement pédagogique :

- HEBRARD Luc
- Luc.hebrard@unistra.fr

Frais de participation individuels :

- 1205 € HT

Renseignements et inscriptions :

- Inscription : Service de Formation Continue de l'Université de Strasbourg
- Tél : +33(0) 3 68 85 49 98
- Fax : +33(0) 3 68 85 49 29
- Email : s.grisinelli@unistra.fr
- Date limite d'inscription : 1 mois avant

Nombre de places limitées :

- Min/Max : 0 à 14 personnes

Prérequis :

- Connaissances de bases de l'électronique numérique et de la constitution d'un système à microprocesseur (processeur, mémoires, périphériques usuels, bus, décodage d'adresses). La connaissance d'un langage de description de matériel (VHDL/Verilog)

Programme :

- Introduction à la conception VLSI
- Présentation du flot de conception d'un circuit numérique
- Présentation des outils Cadence : Virtuoso, Spectre, RTL Compiler, Encounter et des outils de simulation VHDL Mentor Graphics (QuestaSim ou Modelsim)
- Exemple d'utilisation de toute la chaîne de conception sur un circuit de base (additionneur 16 bits)
- Simulation du circuit initial/Synthèse logique en fonction des contraintes spécifiées (fréquence de fonctionnement, puissance, surface occupée, ...)
- Simulation du circuit synthétisé/Placement et routage
- Vérification par simulation du circuit placé et routé
- Importation du circuit placé et routé dans l'outil Virtuoso
- Conception d'un multiplieur générique 16x16 en VHDL
- Simulation, synthèse, placement et routage du multiplieur réalisé sur une technologie CMOS donnée (par exemple 0.35 um)
- Présentation d'un microprocesseur 8 bits ayant une architecture MIPS
- Adaptation du multiplieur 16x16 pour son intégration dans le microprocesseur
- Simulation, synthèse, placement et routage du circuit final réalisé sur une technologie CMOS donnée (par exemple 0.35 um)

Validation :

Cette formation constitue une action d'adaptation et de développement des compétences. Elle donne lieu à la délivrance d'une attestation de participation. Une évaluation de fin de formation permet de mesurer la satisfaction des stagiaires, notamment concernant l'atteinte des objectifs pédagogiques.



UNIVERSITÉ DE STRASBOURG

FORMATION
CONTINUE

UNIVERSITÉ DE STRASBOURG

